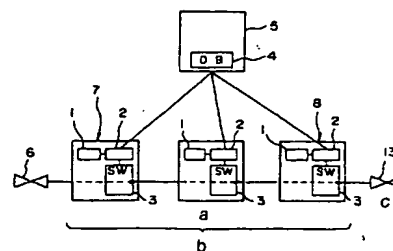


**(54) CALL SETTING SYSTEM IN COMMUNICATION NETWORK**

(11) 5-268254 (A) (43) 15.10.1993 (19) JP  
 (21) Appl. No. 4-64018 (22) 19.3.1992  
 (71) FUJITSU LTD (72) YOSHIHIRO WATABE  
 (51) Int. Cl.<sup>5</sup> H04L12/48, H04L12/56, H04M7/06, H04Q3/495

**PURPOSE:** To quickly and efficiently process call setting processing separately from connection connecting processing by registering an incoming node signal to a route information table together with an output route number as route information and setting a direct pass between all the nodes managed by a maintenance center.

**CONSTITUTION:** The system is provided with an exchange controller 2 managing the route information table 1 and a switch device 3 route-converting a cell of which route information is rewritten based on the content of the table 1. At the same time, the system is provided with the maintenance center 5 having a network constitution data base 4 registering the incoming node number and the output route number of each node separately from an incoming node to notify the incoming node number and the output route number to each node from the center 5. Each node receiving it registers the incoming node number to the route information table 1 so as to set the direct pass between all the nodes managed by the maintenance center 5.



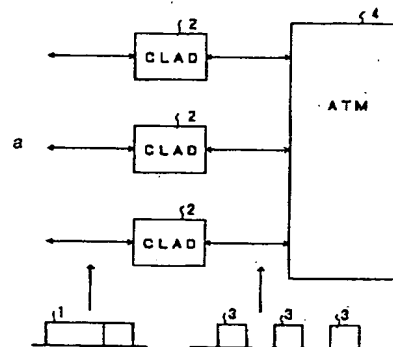
6: transmission terminal, 7: transmission node, 8: incoming node, a: repeating node, b: direct path, c: incoming terminal

**(54) FRAME RELAY EXCHANGE SYSTEM**

(11) 5-268255 (A) (43) 15.10.1993 (19) JP  
 (21) Appl. No. 4-64244 (22) 19.3.1992  
 (71) FUJITSU LTD (72) SATOSHI MATSUO  
 (51) Int. Cl.<sup>5</sup> H04L12/48, H04L12/56

**PURPOSE:** To provide the frame relay exchange of a large capacity by converting a frame relay having the frame of variable-length into a fixed-length cell and applying a high-speed cell switching to it.

**CONSTITUTION:** When the packet of the frame relay is inputted to cell part 2 CLAD2, it is decomposed by each fixed-length constituting the information part of a cell 3 concerning the information part of variable-length and added with a header for each information unit of fixed-length. The header sets VCI information for exchanging ATM corresponding to the other side of the header of the frame relay packet 1 after fetching it so as to copy it to the part of the heading header of each cell 3. The cells 3 consisting of the headers and the information parts are inputted to an ATM switch 4 and subjected to switching in accordance with the header of the cells 3 to be outputted. At the time of being inputted to CLAD 2 connected to the other terminal, each outputted cell 3 is removed of its header and original frame is restored/transmitted.



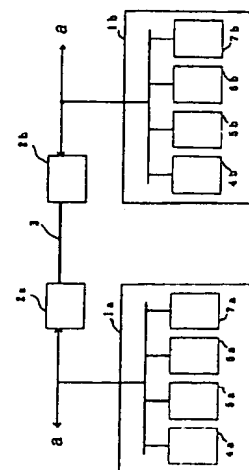
a: subscriber's line

**(54) ADDING INFORMATION TRANSMISSION SYSTEM IN ATM**

(11) 5-268256 (A) (43) 15.10.1993 (19) JP  
 (21) Appl. No. 4-64783 (22) 23.3.1992  
 (71) FUJITSU LTD (72) RYUJI HYODO(4)  
 (51) Int. Cl.<sup>5</sup> H04L12/48, H04L12/28, H04L12/66

**PURPOSE:** To improve multiplexing efficiency by storing communication control information controlling ATM communication to be communicated between ATM exchanges in a surplus area and transmitting it in the case when a generated ATM cell has the surplus area.

**CONSTITUTION:** When a cell control means 1 receives data from LAN or a computer, a communication control information detection part 5 detects control information or communication from the pertinent data. A cell generating part 6 generates the ATM cell by dividing the pertinent data into data of fixed-length and adding an ATM header to each of them. A control part 4 discriminates whether the ATM cell has the surplus area or not and when it has, communication control information detected by the detection part 5 is stored in the surplus area and transferred to the ATM exchange 2. A cell resolving part 7 removes the ATM header from the ATM cell and combines fixed-length data from which the ATM header is removed so as to restore the pertinent LAN data or computer data. Thus, the congestion of the exchange 2 can be suppressed to minimum.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-268255

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

FI

技術表示箇所

H 0 4 L 12/48

12/56

8529-5K

8529-5K

H 0 4 L 11/ 20

Z

1 0 2 Z

審査請求 未請求 請求項の数1(全 6 頁)

(21)出願番号

特願平4-64244

(22)出願日

平成4年(1992)3月19日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 松尾 聡

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 穂坂 和雄 (外2名)

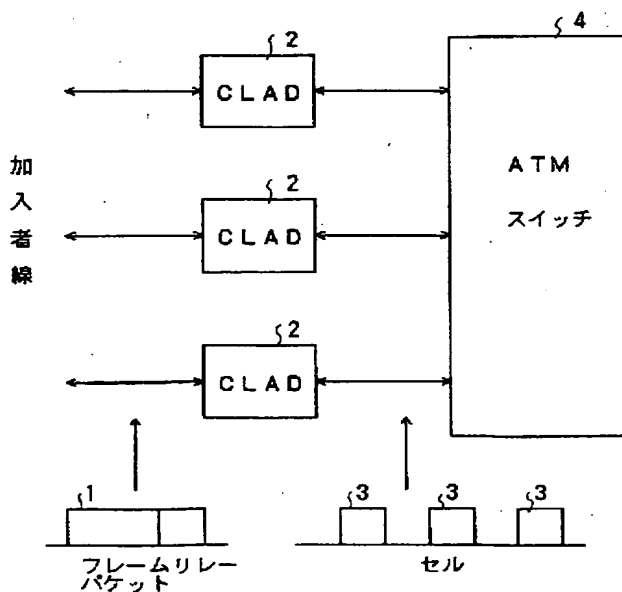
(54)【発明の名称】 フレームリレー交換方式

(57)【要約】

【目的】本発明はフレームリレー packets を交換するフレームリレー交換方式に関し、可変長のデータ長をもつフレームを高速に交換できるフレームリレー交換方式を提供することを目的とする。

【構成】端末から送信した可変長のフレームリレー packets を ATM スwitch の加入者回線に設けられたセル化部において、固定長の ATM セルに順次分解して ATM セルを作成すると共に各セルのヘッダにフレームリレー packets の宛先に対応した VPI・VCI を設定して ATM スwitch へ入力し、ATM スwitch から出力されたセルは送信相手の加入者回線に設けられたデセル化部に入力し、ヘッダを廃棄して組立てられて元のフレームリレー packets が作成されて相手端末へ送信されるよう構成する。

本発明の原理構成図



**【特許請求の範囲】**

**【請求項1】** フレームリレー packets を交換するフレームリレー交換方式において、  
端末から送信した可変長のフレームリレー packets を ATM スイッチの加入者回線に設けられたセル化部において、固定長の ATM セルに順次分解して ATM セルを作成すると共に各セルのヘッダにフレームリレー packets の宛先に対応した ATM 交換用の VCI 情報を設定して ATM スイッチへ入力し、  
ATM スイッチから出力されたセルは送信相手の加入者回線に設けられたデセル化部へ入力し、各セルを組立てて元のフレームリレー packets が作成されて相手端末へ送信されることを特徴とするフレームリレー交換方式。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明はフレームリレー交換方式に関する。フレームリレーは CCITT により 1992 年に勧告化される予定の新しい packets 交換方式である。従来の packets 交換方式に対して、高速 packets サービスの要求に応える技術として期待されている。

**【0002】**

**【従来の技術】** フレームリレー技術はデータリンク層でフレーム多重を行うことによりレイヤ 2 以上のプロトコルを規定しておらず、網が関与しないため、レイヤ 2 のプロトコルである X25 による packets 交換方式に比してハードウェアマッチングが容易となり、スループットの高実現ができる。また、従来の packets 交換方式では端末と網（交換機）、交換機と交換機の間で、再送制御（LAPB のプロトコルによる）が行われたが、フレームリレーでは端末と網間での再送制御を行なわないので、その制御処理が無くなることもあって高速な伝送が可能となる。

**【0003】**

**【発明が解決しようとする課題】** ところが、フレームリレーでは、従来の X25 の packets 交換方式と同様にフレーム長が可変長であるために、ATM のような固定長 packets でのスイッチングに比べて高速な交換処理が難しいという問題がある。

**【0004】** 本発明は可変長のデータ長をもつフレームを高速に交換できるフレームリレー交換方式を提供することを目的とする。

**【0005】**

**【課題を解決するための手段】** 図1は本発明の原理構成図である。図1において、1はフレームリレー packets、2はセル化デセル化部（CLAD: Cell Assemble Deassembler）、3はセル、4は ATM スイッチである。

**【0006】** 本発明はフレームリレーは呼設定がコネクションオリエンテッドであること等により ATM と親和性がある点に着目し、端末からの可変長のフレームリレー packets を固定長の ATM のセルに変換して宛先対

応したルーチングを行って ATM スイッチへ出力し、ATM スイッチから出力されたセルをデセル化して元のフレームリレー packets に組立てて端末へ送出するものである。

**【0007】**

**【作用】** フレームリレー packets 1 はフラグが前後に付加され、先頭のフラグの後にヘッダが設けられ、そのヘッダに相手先番号のラベルが付加され、その後に変長長のデータが設定された構成である。フレームリレーの packets は、セル化デセル化部 2 へ入力すると、可変長の情報部についてセル 3 の情報部分を構成する固定長毎に分解されると共に、各固定長の情報単位毎にヘッダが付加される。このヘッダには、フレームリレー packets 1 のヘッダの相手先に対応した ATM 交換用の VCI（論理チャンネル識別番号）情報が取り出され設定されており、各セル 3 の先頭のヘッダの部分に複写される。ヘッダと情報部分とで構成したセル 3 は ATM スイッチ 4 へ入力されて、セル 3 のヘッダに対応したスイッチングが行われて出力する。出力された各セル 3 は相手端末と接続するセル化デセル化部 2 へ入力すると、各セル 3 はヘッダが除去されて組立てられ（デセル化）、元のフレームが復元されて、通信の相手に対しフレームリレー packets の形式で送信される。

**【0008】**

**【実施例】** 図2は実施例のブロック構成図、図3はセル化デセル化部（CLAD）の実施例の構成図、図4はフレームリレー packets とセルの関係説明図である。

**【0009】** 図2において20はフレームリレー端末、21は加入者回線対応部、22は加入者線終端装置、23はセル化デセル化部（CLAD）、24はラインユニット、25は ATM スイッチである。

**【0010】** フレームリレー端末20はフレームリレーによる可変長の packets の送受信を行う。加入者回線対応部21の加入者線終端装置22は加入者線と物理的な終端を行い、セル化デセル化部（以下、CLAD という）23は、後述する図3に示す構成により、フレームリレー packets を分解してセル化し、セルを組立ててフレームリレー packets を作成する。CLAD 23 から出力したセルは、ラインユニット24へ入力されて、ATM スイッチ25側から指示された制御情報によりスイッチ内のルーティング情報が付加される。このルーティング情報は、複数段で構成するスイッチ内における切替えの制御情報である。ATM スイッチ25から出力されたセルは通信相手側の加入者回線対応部21（または中継線に接続する図示しない回線対応部）へ入力する。加入者回線対応部21ではCLAD 23においてセルのヘッダを廃棄して元のフレームリレーを作成して相手のフレームリレー端末へ送信される。

**【0011】** 図3に示すセル化デセル化部（CLAD）の実施例の構成を示す。図中30はフラグ検出部、31

はバッファメモリ、32はVCI付加部、33はDLCI・VCI変換部、34は変換テーブル、35はプロセッサである。

【0012】図3の動作を図4を参照しながら説明する。図4に示すようにフレームリレー情報(パケット)のフォーマットは、先頭と後部にフラグ(0111110)が設けられ、先頭のフラグの後に送信相手を識別するためのDLCI(Data Link Connection Identifier:データリンク接続識別番号)が設定され、その後に可変長の情報が格納されている。

【0013】このようなフォーマットのフレームリレー情報が図3のフラグ検出部30に入力される。ここで先頭のフラグが検出されると廃棄され、その後のDLCIが入力するとDLCI・VCI変換部33に供給される。DLCI・VCI変換部33は予め、プロセッサ35により変換テーブル34に設定されたDLCIからVCIへの変換情報が設定されているので、入力したDLCIにより変換テーブル34を参照して変換先のVCIを取り出しVCI付加部32に供給される。なお、プロセッサ35はフレームリレー端末から発呼時に送られて来る呼設定情報(セットアップ)により通信相手に対応するDLCIを記憶しており、ATMスイッチ用のVCIを割り当てて変換テーブル34に設定することができる。

【0014】一方、フレームリレー情報の中の可変長の情報は、バッファメモリ31に48バイト(ATMセルの情報部の長さに対応)ずつ分解される。その時VCI付加部32には5バイトのATMセルのヘッダ内にVCIが設定されている。こうして、VCI付加部32に格納された5バイトのヘッダとバッファメモリ31に格納された48バイトの情報がその順番に読み出されて1つのATMセルが、図4に示すセルフォーマットのように作成されて出力される。このATMセルは、図2のラインユニット24へ入力する。先頭のセルが出力されると、フレームリレー情報の後続の情報も同様に分解さ

れ、それぞれのセルの先頭に同じVCIが複写されたヘッダを備えて順次出力される。フレームリレーパケットの最後のフラグも廃棄される。

【0015】ATMスイッチから出力されたATMセルを復元する構成は図示省略するが、この場合は、セル化の時と逆に入力したセルのVCIからフレームリレーのDLCIへ変換して、各ATMセルのヘッダを廃棄してセルを組立てることによりフレームの情報を復元し、先頭及び後部にフラグを付加して、相手のフレームリレー端末へ送出すればよい。

【0016】なお、図3の構成では、DLCI・VCI変換部33においてVCIが変換されてVCI付加部32に供給されるものと説明したが、VPIも同時に付加してもよい。

【0017】また、この実施例ではATMセル(53バイト)の場合について説明したが、固定長のセルであれば、その長さは限定されない。

【0018】

【発明の効果】本発明によれば可変長のフレームを持つフレームリレーを固定長セルに変換して高速セルスイッチングを適用することにより大容量のフレームリレー交換機を実現することができる。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】実施例のブロック構成図である。

【図3】セル化デセル化部(CLAD)の実施例の構成図である。

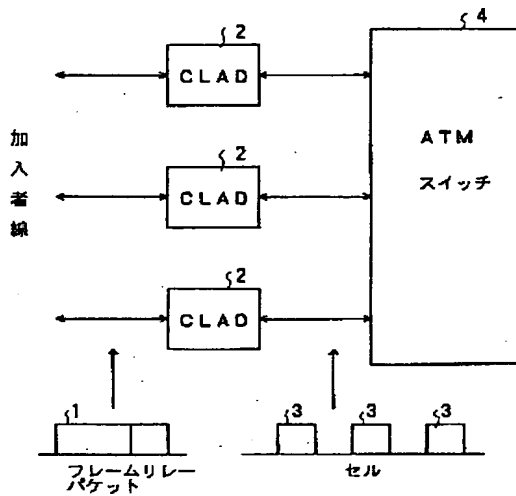
【図4】フレームリレーパケットとセルの関係説明図である。

【符号の説明】

- 1 フレームリレーパケット
- 2 セル化デセル化部(CLAD)
- 3 セル
- 4 ATMスイッチ

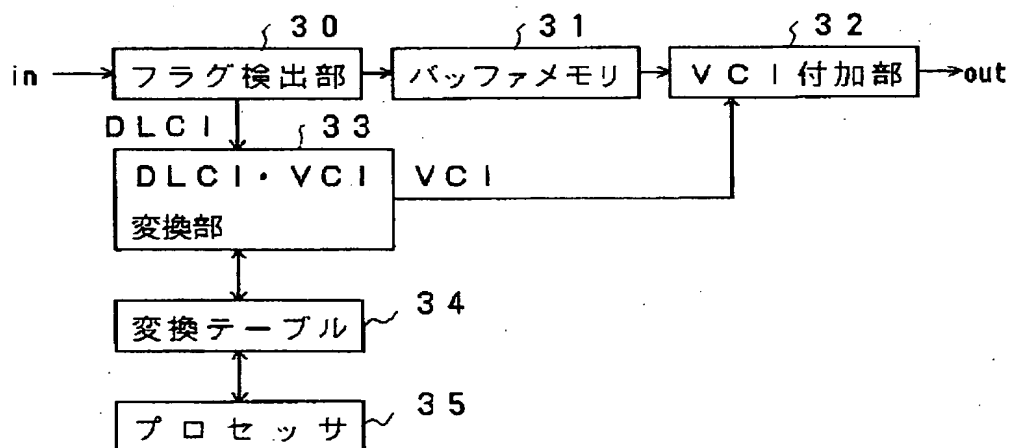
【図1】

本発明の原理構成図



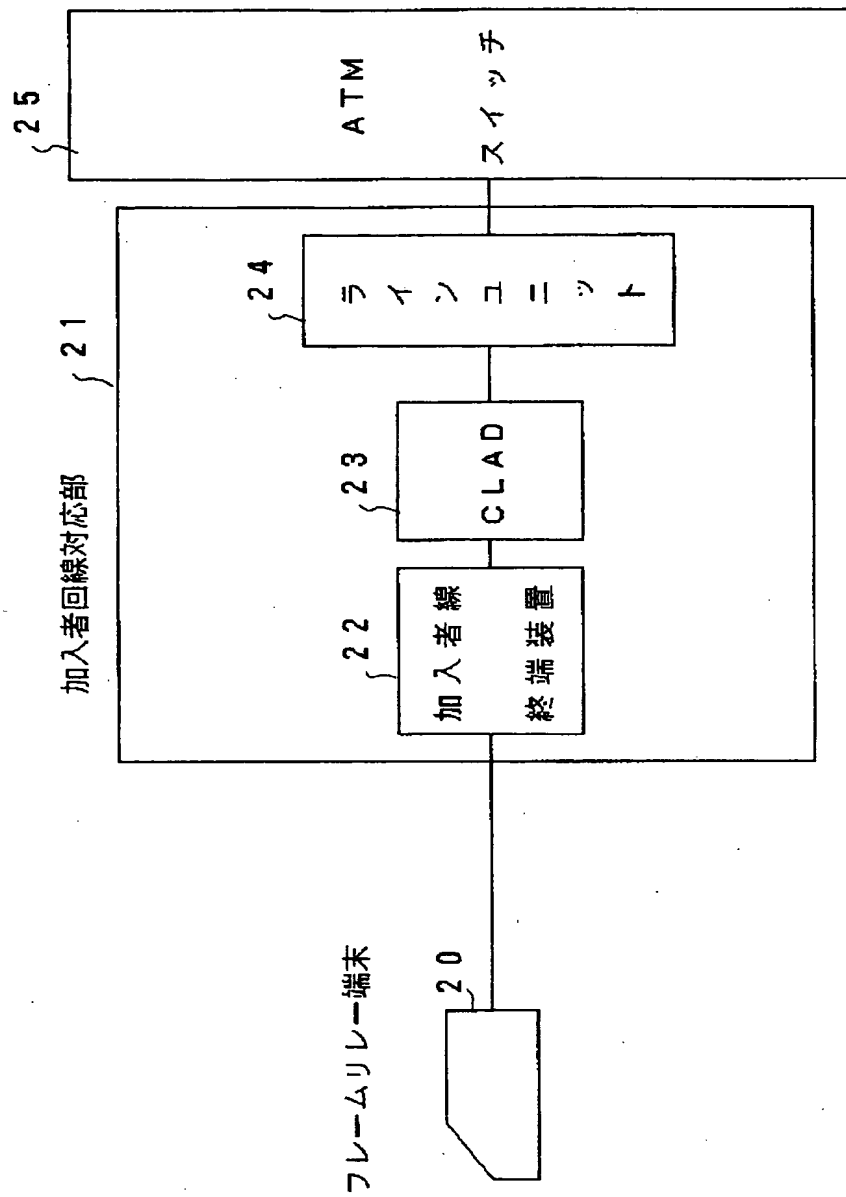
【図3】

セル化デセル化部 (CLAD) の実施例の構成図



【図2】

実施例のブロック構成図



【図4】

## フレームリレーパケットとセルの関係説明図

